

Patent Abstracts of Japan

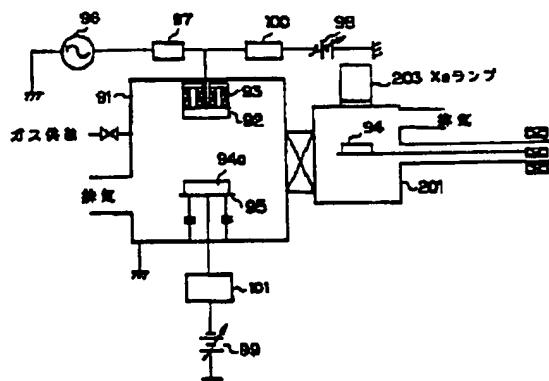
PUBLICATION NUMBER : JP6293971  
 PUBLICATION DATE : 21-10-94  
 APPLICATION NUMBER : JP930080773  
 APPLICATION DATE : 07-04-93

PATENTEE : CANON INC  
 PATENT DATE: 21-10-1994

INVENTOR : ICHIKAWA TAKESHI

INT.CL. : C23C16/02; C30B23/08;  
 C30B25/18; H01L21/203;  
 H01L21/205

TITLE : PRODUCTION OF SEMICONDUCTOR  
 SUBSTRATE



ABSTRACT : PURPOSE: To produce the excellent semiconductor substrate by heating the porous substrate by an Xe lamp in a vacuum to clean its surface, then transferring the substrate into a vacuum sputtering device and epitaxially growing an Si single crystal thereon.  
 CONSTITUTION: The substrate 94 consisting of the porous Si, etc., for the semiconductor substrate is previously put into a load locking chamber 201 in which the gases mainly consisting of the water existing in the many pores of the porous Si substrate are evaporated with the heating by the Xe lamp 23 to clean the substrate completely by the degasification treatment. The cleaned substrate 2 is transferred into a depositing vessel 91 of the sputtering device contg. a slight amt. of gaseous Ar under a high vacuum. The substrate 94 is placed on a supporter 95 and the target Si 92 is epitaxially grown on the cleaned surface of the porous Si substrate 94 by the plasma generated by the glow discharge by the Ar in the magnetron sputtering device having the Si target 92 and a permanent magnet 93. The substrate 94a for the semiconductor having the Si single crystal film having excellent performance is thus produced at an excellent yield.

(19) 日本国特許庁 (J P)

(12) 公 開 特 許 公 報 (A)

(11) 特許出願公開番号

特開平6-293971

(43) 公開日 平成6年(1994)10月21日

(51) Int.Cl. <sup>5</sup>	識別記号	庁内整理番号	F I	技術表示箇所
C 2 3 C 16/02		8116-4K		
C 3 0 B 23/08	Z	9040-4G		
	M	9040-4G		
25/18		9040-4G		
H 0 1 L 21/203	S	8122-4M		

審査請求 未請求 請求項の数6 O L (全 8 頁) 最終頁に続く

(21) 出願番号 特願平5-80773

(22) 出願日 平成5年(1993)4月7日

(71) 出願人 000001007

キヤノン株式会社

東京都大田区下丸子3丁目30番2号

(72) 発明者 市川 武史

東京都大田区下丸子3丁目30番2号 キヤ

ノン株式会社内

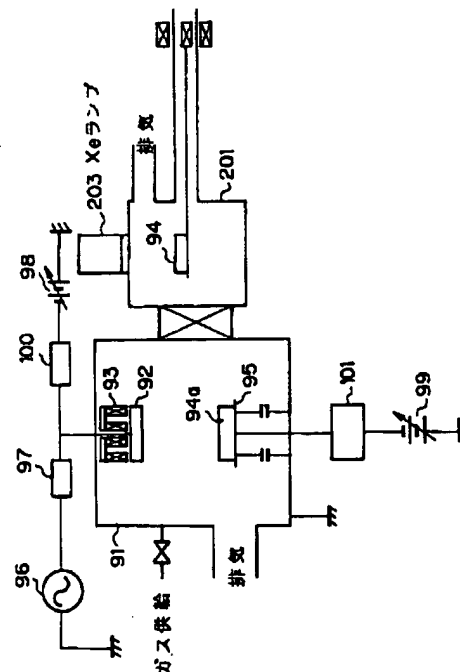
(74) 代理人 弁理士 若林 忠

(54) 【発明の名称】 半導体基板の製造方法

(57) 【要約】

【目的】 多孔質基体上にエピタキシャル成長による堆積膜を形成するに際し、基体の脱ガスを迅速、かつ確実にこなう。

【構成】 基体94をロードロック室201内でXeランプ203で加熱することにより脱ガスを行ない、次いで堆積容器91に搬入して、ここで堆積膜を形成する。



1

## 【特許請求の範囲】

【請求項1】 多孔質層を有する基体を真空容器内で加熱して前記基体をクリーン化し、次いで前記基体を加熱した容器と異なる容器内で該基体上にエピタキシャル成長による堆積膜の形成を行なうことを特徴とする半導体基板の製造方法。

【請求項2】 真空容器からエピタキシャル成長による堆積膜の形成を行なう堆積容器への基体の搬送が真空中で行なわれる請求項1に記載の半導体基板の製造方法。

【請求項3】 基体の加熱方法がランプ加熱方法である請求項1又は2に記載の半導体基板の製造方法。

【請求項4】 基体の主成分がSiである請求項1乃至3のいずれかに記載の半導体基板の製造方法。

【請求項5】 ランプがXeランプである請求項1乃至4のいずれかに記載の半導体基板の製造方法。

【請求項6】 容器内でのエピタキシャル成長が、ソースガス以外の分子の分圧が $10^{-4}$  Torr以下の超高真空中で行なわれる請求項1又は2に記載の半導体基板の製造方法。

## 【発明の詳細な説明】

## 【0001】

【産業上の利用分野】 本発明は、半導体基板の製造方法に関し、更に詳しくは、半導体薄膜形成前の前処理に特徴を有するものであり、特に電子デバイス、集積回路に適する半導体基板の製造方法に関する。

## 【0002】

【従来の技術】 デバイスの高速化、高性能化、高機能化の要求に答えるために、微細化を中心として半導体に関するさまざまな研究開発が行なわれている。その中で特に近年は、不純物汚染をいっさい排除し、狙った性能を得るために、クリーンルーム環境から、装置、洗浄、成膜等のあらゆる面においてクリーン化についての議論がなされている (T. Ohmi, Proc. 1986 S EMI Technology Symposium, P.P. A1-1' ~ A1-21, Dec., 1986)。

【0003】 そのなかでエピタキシャル成長による堆積膜の形成前の基板表面処理は、得られる堆積膜の結晶構造、物性その他に非常に敏感に作用するので、重要視されている技術の1つである。このクリーン化の技術はCVD法では基板温度を $1000^{\circ}\text{C}$ 程度の高温にし、塩素系のガスを用いて行なうのが一般的である。その他にMBE法で良く用いられる、保護酸化膜形成後高温処理やSiビームで酸化膜を除去する方法や、Hプラズマを使用する方法、 $100\text{ eV}$ 以上のエネルギーを持つArイオンのスパッタを用いる方法 (W. R. Burger et al, IEEE Electron Device Lett. EDL-8, 168 (1987))、筆者らの報告している低エネルギーArイオン照射による方法 (T. Ohmi, T. Ichikawa et al

2

1, Appl. Phys. Lett. 53, 45 (1988)) 等がある。

【0004】 一方表面クリーン化の重要性に関しては、単結晶Siウエハに限らず、最近発光の分野で研究が盛んな多孔質層の分野では、特に重要である。多孔質は、SOI構造を実現する方法 (FIPOS (Full Isolation by Porous Oxidized Silicon)) のほかに、近年Si発光素子としての応用が期待されている。多孔質層表面のクリーン化は重要なものであるが、それ以外にも、多孔質層の孔の内部に残る水分その他の不純物 (ガスを含む) をエピタキシャル成長前に除去するために熱処理を行なった、熱処理中にSiビームを照射する方法 (T. L. Lin et al, Appl. Phys. Lett. 48, 1793 (1986))、さらにはNeのイオンスパッタクリーニング (M. I. J. Beal et al, J. Vac. Sci. Technol. B3 (2), pp732 (1985)) を用いる方法等が報告されている。

## 20 【0005】

【発明が解決しようとする課題】 しかしながらエピタキシャル成長を行なう成膜室内で上記高温工程を行なうクリーン化の方法では多孔質層を含む基体からの脱ガスが多く、このガスによって成膜室を汚染させてしまい、堆積膜中に不純物を取り込んでしまうという問題がある。すなわち多孔質層の表面及び内部の不純物を除去するために基体に高温の熱処理を行なうと、非常に多くのガスが多孔質内部から放出される。このため、成膜室内でこれを行なうと成膜室内のガスによる汚染、及び堆積膜中の不純物の取り込みは大きくなる。またいったん成膜室内にガスを放出させてしまうと、MBEやスパッター等の高真空領域での成膜においては、所望の真空度に達するにはかなりの時間が必要であり、多孔質層を使用しない基板に比べて作業効率は非常に悪くなる。さらには、高温工程により多孔質層が変質してしまうこともある。

【0006】 一方、イオン照射で表面クリーン化を行なう方法で最も問題なものは、基板へのイオンダメージである。ほとんどの場合、そのダメージを除去するため、さらに熱処理を施すことが通常である。また本発明者らは、上記に示す報告で低エネルギーイオン照射による基板へのダメージのない表面クリーン化法を報告し、基板表面の吸着不純物層はダメージ無く除去することが可能であるが、成膜室である程度の脱ガスをするまで高真空中で基板を放置しなければならない点や、数 $\mu\text{m}$ もの深さの多孔質内部の吸着不純物を除去することはむずかしい等の点で問題がある。

【0007】 本発明は、上記問題点、及び上記要求に答える半導体基板の製造方法を提供することを目的とする。

【0008】

【課題を解決するための手段】上記目的を達成するために本発明は、多孔質層を有する基体を真空容器内で加熱して前記基体をクリーン化し、次いで前記基体を加熱した容器と異なる容器内で該基体上にエピタキシャル成長による堆積膜の形成を行なうように半導体基板の製造方法を構成するもので、真空容器からエピタキシャル成長による堆積膜の形成を行なう堆積容器への基体の搬送が真空中で行なわれること、基体の加熱方法がランプ加熱方法であること、基体の主成分がSiであること、ランプがXeランプであること、容器内でのエピタキシャル成長が、ソースガス以外の分子の分圧が $10^{-8}$  Torr以下の超高真空中で行なわれることを含むものである。

【0009】

【作用】上記構成により、堆積容器内の汚染、及び膜中への不純物の取り込み、多孔質層の変質、高真空領域への復帰の際に生じる問題及び、イオン照射における基板へのダメージ等の問題を生ずること無くSiウエハ等の基体或多孔質層を含む基体を脱ガスすることが可能となる。さらにクリーニング効果も付加でき、その後所望の膜を形成することが容易となる。

【0010】多孔質層を有する基体としては、Si単結晶基体を部分的に多孔質化したものから全面的に多孔質化したもの等、特に限定されるものでない。

【0011】基体の材料としてはSiを代表にGaAs, Ge, SiC, SiGe等、及びこれらの混在物も含めて、限定されるものでない。

【0012】また、加熱する容器から堆積容器への搬送が真空中で行われることは、搬送中に新たに汚染物質が吸着しないという観点から、より好ましい。

【0013】基体の加熱方法は、ランプ加熱が最も好ましく多孔質層の変質を抑えるために急峻に温度を昇降温でき、短時間で脱ガスできるものが好ましい。特に多孔質Siが表面に形成されている場合、ランプのメイン波長としては $1\mu\text{m}$ 以下のものが有効である。

【0014】ランプを使用すると、短波長領域でのクリーニング効果も強く、また図4に示すように多孔質Siの吸収係数が小さいので、多孔質内部まで透過して脱ガスができる波長を選ぶと効果的である。

【0015】Xeランプは図5に示す波長スペクトルを持っており、吸収波長との関係で基体表面はもちろんのこと、基体内部の多孔質孔表面をより選択的に加熱することができ、波長的には効率的な脱ガスが実現できるランプといえる。ランプ法以外の方法で加熱する場合、たとえば抵抗加熱法を用いることも可能であるが、基体以外も加熱してしまい、効果的な脱ガスが妨げられたり、加熱を止めた後の冷却に時間がとられる場合がある。

【0016】また加熱容器を堆積容器と分離する方法は該堆積を行なう容器内での堆積が、堆積物以外の分子の分圧が $10^{-8}$  Torr以下の超高真空装置内で行なわれ

る時には、この堆積容器は汚染からの復帰が容易でない真空領域のため、この方法が特に効果的である。

【0017】以下、本発明を実施態様により詳細に説明する。

【0018】図1は本発明を実施する際に使用する装置の1例を示すものであるが、特にこの装置に限定されるものではない。装置はRF-DC結合バイアススパッタ装置であり、2室構成となっている。

【0019】図1において、91は基体上にエピタキシャル成長による堆積膜の形成を行なうための堆積容器（チャンパー）で、内部は真空中にできるようになっている。

【0020】92はターゲット、93は永久磁石、94は基体、95は基板支持具、96は高周波電源、97はマッチング回路、98はターゲットの直流電位を決定するための直流電源、99は基体の直流電位を決定するための直流電源、100、101はそれぞれターゲット、及び基体のローパスフィルタをそれぞれ示す。

【0021】堆積容器91は、SUS316製で容器内面は表面処理として電解研磨、電解複合研磨を施した、表面の平滑度として $R_{\text{max}}$ （表面荒さ） $< 0.1\mu\text{m}$ の鏡面加工された表面に高純度酸素による不動態酸化膜が形成されている。ガス排気系はマスフローコントローラーやフィルタも含めてすべてSUS316製のものに電解研磨、及び不動態酸化処理を施すなどして容器内へガス導入時に搬入される不純物量を極力低下させるようにする。排気系は以下のように構成されている。メインポンプは磁気浮上型のランダム型ターボ分子ポンプである。補助ポンプとしてドライポンプを使用している。この排気系はオイルフリーシステムであり、該システムは不純物汚染が少ないように構成されている。なお2段目のターボ分子ポンプは大流量型のポンプであって、プラズマ発生中の $\text{mTorr}$ オーダーの真空度に対しても排気速度は維持される。これらの結果堆積容器91に導入されるAr中の不純物量はもっとも多い水分でさえ数ppb以下であり、基体温度を上昇させないときのバックグラウンド真空度としては $2 \times 10^{-11}$  Torrが達成できる。またターゲット92には数百MHzまで周波数を変えられる可変型高周波電源96が接続されていることから、高密度のプラズマの発生が可能であるほか、ターゲット92、及びクリーニングされた基体94aにはローパスフィルタ100、101を介して直流電位印加の為の直流電源が接続されていて、これらによりターゲット92、及び基体94aの電位を制御できる。

【0022】なお基体94の真空堆積容器91への導入は、該容器に接してもうけられた異なる容器であるロードロック室201を介して行なわれる。これによって、容器91へ不純物が混入することを防止している。なおロードロック室201にはXeランプ203が設けてあり、これにより基体94の加熱を行ない、基体のクリー

ン化を行なう。

【0023】次に、上記構成のスバツタ装置を用いて半導体基板を製造する場合につき説明する。

【0024】まず、多孔質Si基体の製造について説明する。ここでは陽極化成法による多孔質Siに関して例をあげる。Si単結晶基板を用意して、その全面もしくは1部を多孔質化する。Si基板は、HF溶液を用いた陽極化成法によって、多孔質化させる。この多孔質Si層は、HF溶液濃度を50～20%に変化させて処理することで密度1.1～0.6g/cm<sup>3</sup>の範囲のものに変化させることができる(単結晶Siの密度2.33g/cm<sup>3</sup>)。

【0025】多孔質Siは、Uhlir等によって1956年に半導体の電解研磨の研究過程に於て発見された(A. Uhlir, Bell Syst. Tech. J., vol 35, p. 333 (1956))。

【0026】透過電子顕微鏡による観察によれば、多孔質Si層には、平均約600オングストローム程度の径の孔が形成されている。また、その密度は単結晶Siに比べると、半分以下である。しかし、単結晶性は維持されているので、多孔質層の上部へ単結晶Si層をエピタキシャル成長させることも可能であり、何種類かの報告がある(Unagami J. Electrochem. Soc. : Solid-state science and technology pp. 1339)。ただし、成長させた単結晶膜の結晶性は完全でなく、欠陥が残存することが多い。結晶性を改善するために高温処理、もしくは高温成膜を行なうと、多孔質Siが変質する場合があります、増速酸化等の多孔質Siの持つ特性自体が変化し、特に1000℃以上では、内部の孔の再配列が起こってしまう。

【0027】多孔質層はその内部に大量の空隙が形成されている為に、表面積は激増する。その結果、スバツタ装置の堆積容器内にそのまま搬入すると、多くの水を中心とするガスが放出されるので、これを防止するために成膜する前に堆積容器に隣接する真空容器であるロードロック室で真空状態で基体を加熱することにより脱ガスをして基体をクリーン化する。

【0028】たとえばXeランプにより光照射をするならば、数十秒で基体温度を500℃程度にまで上昇させられる。空隙率が約40%、2μm厚の多孔質層がSi(100)基体に形成された基体の場合、約20分間のランプ照射でほぼ完全に脱ガスができる。

【0029】図2にこの照射の間の真空度変化を示す。ここで他の多孔質条件ではそれぞれ脱ガスの様子が異なるため温度、時間はそれぞれ異なる条件を用いる。

【0030】図2には参考までに単結晶Si基体の例を合わせて掲げる。多孔質Siの場合単結晶Siに比べて2桁以上多量のガスが放出される。次に基体を堆積容器に導入する。この時の、ロードロック室でのXeランプ

照射の有無による堆積容器内の真空度変化の違いを図3に示す。Xeランプ照射を行なうことにより大幅に待機時間を短縮することが可能となる。さらにロードロック室で脱ガスを行なうため、堆積容器内の汚染を防ぎ、膜中への不純物の取り込みを抑制できる。

【0031】次いで前記の堆積容器内でスバツタ法により、エピタキシャル成長を多孔質化した基体表面に行ない、シリコン単結晶層を形成する。基体表面クリーニング条件、基体バイアス、ターゲットバイアス、圧力等の条件を設定することで、多孔質基体上に低欠陥の単結晶Si膜や多孔質層を継承した多孔質Si等を下地多孔質層を変質させることなく、短時間で形成することができる。

【0032】

【実施例】以下、具体的な実施例によって本発明を説明する。

【0033】(実施例1)525ミクロンの厚みを持ったP型(100)単結晶Si基体をHF溶液中において陽極化成を行なった。

【0034】陽極化成条件は以下のとおりであった。

【0035】電流密度 : 5 (mA・cm<sup>-2</sup>)  
陽極化成溶液 : HF:H<sub>2</sub>O:C<sub>2</sub>H<sub>5</sub>OH=1:1:1

時間 : 2 (分)

多孔質Siの厚み: 2 (μm)

空隙率 : 40 (%)

該P型(100)多孔質Si基体をスバツタ装置のロードロック室に導入した。導入後の真空度は7×10<sup>-8</sup>Torrであった。次いでXeランプ(1kW)で20分間照射し脱ガスした。照射後には最大5×10<sup>-6</sup>Torrまで真空度は低くなり、その後徐々に真空度が高まり、20分後には3×10<sup>-8</sup>Torrとなった。Xeランプ照射を止めると真空度は5×10<sup>-9</sup>Torrとなった。その後堆積容器で構成されるスバツタ室に導入し、1時間後に、多孔質Si基体上に0.2ミクロンのSiエピタキシャル層を低温成長させた。Ar導入前の真空度は3×10<sup>-9</sup>Torrであった。堆積条件は、以下のとおりであった。

表面クリーニング条件

温度 : 451℃

雰囲気 : Ar

圧力 : 15mTorr

基体電位 : 5V

ターゲット電位: -5V

高周波電力 : 5W

RF周波数 : 100MHz

堆積条件

RF周波数 : 100MHz

高周波電力 : 100W

温度 : 451℃

7

Arガス圧力 : 15mTorr  
 成長時間 : 20min  
 膜厚 : 0.2 $\mu$ m  
 ターゲット電流電位 : -150V  
 基体直流電位 : +20V

多孔質上に、低欠陥のSi単結晶膜を成長させるとができた。低欠陥とは、透過電子顕微鏡による断面TEM観察やSeccoエッチングによる観察で欠陥が確認されない程度の低欠陥をいう。さらにこの基体温度では、多孔質層の変質は確認されなかった。この全工程は165分であった。さらに界面に存在する炭素量はランプ照射をしなかった場合は $10^{13}$  atm/cm<sup>2</sup>で、照射をした場合は $10^{12}$  atm/cm<sup>2</sup>に減少した。

【0036】(実施例2) 525ミクロンの厚みを持ったP型(100)単結晶Si基体をHF溶液中において陽極化成を行なった。

【0037】陽極化成条件は以下のとおりであった。

【0038】電流密度 : 5 (mA $\cdot$ cm<sup>-2</sup>)

陽極化成溶液 : HF:H<sub>2</sub>O:C<sub>2</sub>H<sub>5</sub>OH=1:1:1

時間 : 10 (分)

多孔質Siの厚み: 10 ( $\mu$ m)

空隙率 : 40 (%)

該P型(100)多孔質Si基体をスパッタ装置のロードロック室に導入した。導入後の真空度は $10^{-7}$  Torrであった。次いでXeランプで50分間500℃で照射し脱ガスした。照射後には最大 $5\times 10^{-6}$  Torrまで真空度は悪くなり、その後徐々に真空度が高まり、50分後には $3\times 10^{-8}$  Torrとなった。Xeランプ照射を止めると真空度は $6\times 10^{-9}$  Torrとなった。その後、1度大気に出し、次いで堆積容器に搬入後該P型(100)多孔質Si基体上に通常のCVD法によりエピタキシャルSi単結晶膜を3 $\mu$ m堆積させた。堆積条件は以下の通りである。

【0039】

ソースガス : SiH<sub>4</sub>:Cl<sub>2</sub>...500sccm

キャリアガス: H<sub>2</sub>...180 l/min

基体温度 : 950℃

圧力 : 80Torr

成長時間 : 9min

多孔質上に孔のふさがれた、低欠陥のSi単結晶膜が成長した。この工程はすべてを通じ、65分間であった。

【0040】(実施例3) 525ミクロンの厚みを持ったP型(100)単結晶Si基体をHF溶液中において陽極化成を行なった。

【0041】陽極化成条件は以下のとおりであった。

【0042】電流密度 : 5 (mA $\cdot$ cm<sup>-2</sup>)

陽極化成溶液 : HF:H<sub>2</sub>O:C<sub>2</sub>H<sub>5</sub>OH=1:1:1

時間 : 2 (分)

8

多孔質Siの厚み: 2 ( $\mu$ m)

空隙率 : 40 (%)

該P型(100)多孔質Si基体をロードロック室に導入した。導入後の真空度は $7\times 10^{-8}$  Torrであった。次いでハロゲンランプで20分間照射し脱ガスした。照射後には最大 $8\times 10^{-8}$  Torrまで真空度は悪くなりその後徐々に真空度が高まり、50分後には $7\times 10^{-8}$  Torrとなった。ハロゲンランプ照射を止めると真空度は $9\times 10^{-9}$  Torrとなった。その後MBE(分子線エピタキシー: molecular Beam Epitaxy)法により、単結晶Si層を0.2 $\mu$ m堆積させた。堆積条件は以下の通りである。

【0043】温度 : 800℃

圧力 :  $10^{-9}$  Torr

成長時間: 35分

この結晶の欠陥を透過電子顕微鏡による断面TEM観察やseccoエッチングによる観察で確認したが欠陥は存在しなかった。この工程はすべてを通じて、150分で行なうことができた。

20 【0044】(実施例4) 525ミクロンの厚みを持ったP型(100)単結晶Si基体をHF溶液中において陽極化成を行なった。

【0045】陽極化成条件は以下のとおりであった。

【0046】電流密度 : 5 (mA $\cdot$ cm<sup>-2</sup>)

陽極化成溶液 : HF:H<sub>2</sub>O:C<sub>2</sub>H<sub>5</sub>OH=1:1:1

時間 : 2 (分)

多孔質Siの厚み: 2 ( $\mu$ m)

空隙率 : 40 (%)

30 該P型(100)多孔質Si基体をスパッタ装置のロードロック室に導入した。導入後の真空度は $7\times 10^{-8}$  Torrであった。次いで抵抗加熱法で脱ガスした。抵抗加熱中は堆積容器も加熱され、最大 $10^{-6}$  Torrまで真空度は悪くなり、その後徐々に真空度が高まり、80分後には $7\times 10^{-8}$  Torrとなった。抵抗加熱を止めると真空度は60分後に $2\times 10^{-8}$  Torrとなった。その後スパッタ室に導入1時間後に、多孔質Si基体上にエピタキシャル層を厚さ0.2ミクロンで低温成長させた。Ar導入前の真空度は $3\times 10^{-9}$  Torrであった。堆積条件は以下の通りである。

表面クリーニング条件

温度 : 385℃

雰囲気 : Ar

圧力 : 15mTorr

基体電位 : 5V

ターゲット電位: -5V

高周波電力 : 5W

RF周波数 : 100MHz

堆積条件

50 RF周波数 : 100MHz

9

高周波電力 : 100W  
 温度 : 385℃  
 Arガス圧力 : 15mTorr  
 成長時間 : 20min  
 膜厚 : 0.2μm  
 ターゲット電流電位 : -150V  
 基体直流電位 : +30V

多孔質上に、多孔質を継承した単結晶膜が成長した。さらにこの基板温度では多孔質層の変質は確認されなかった。この全工程は250分であった。

【0047】

【発明の効果】以上詳述したように、本発明によれば、上記したような問題点及び上記したような要求に答え得る半導体基板を製造する方法を提案することができる。

【0048】本発明によれば基板を真空中中で加熱し、その後加熱した部屋と別の部屋で該基板上に堆積を行なうことにより成膜室内の汚染、及び膜中への不純物の取り込み、多孔質層の変質、高真空領域への復帰の問題及び、イオン照射における基板へのダメージの問題を生じること無く多孔質層を含む基体を脱ガスし、その後膜を形成することが可能となり、時間の大幅な短縮、不純物汚染の改善に大きな効果がある。また、加熱する部屋から堆積する部屋への搬送が真空中で行なわれると特に有効であり、またこの方法は該堆積を行なう容器内での堆積が堆積物以外の分子の分圧が $10^{-8}$ Torr以下の超

10

高真空装置内で行なわれる時に有効である。

【図面の簡単な説明】

【図1】本発明の実施に用いるバイアススパッタ装置の一例を示す構成図である。

【図2】多孔質Si及び無孔Si基体にXeランプを照射した際のロードロック室の真空度の変化を示すグラフである。

【図3】多孔質Si基体のXeランプ照射有無の違いによるスパッタ室に導入した際の真空度変化を示すグラフである。

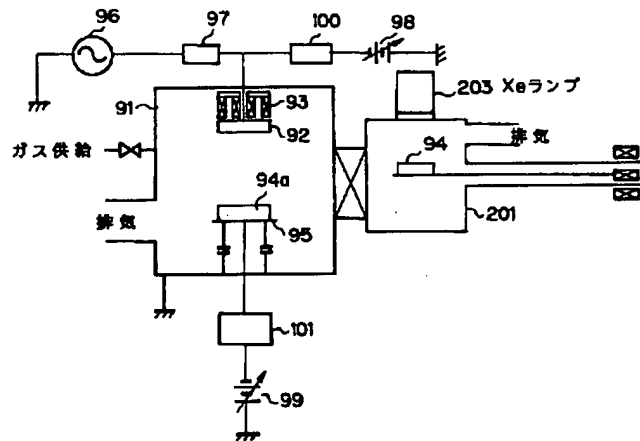
【図4】基体の光吸収係数を表すグラフである。

【図5】Xeランプの波長分布を示すスペクトルである。

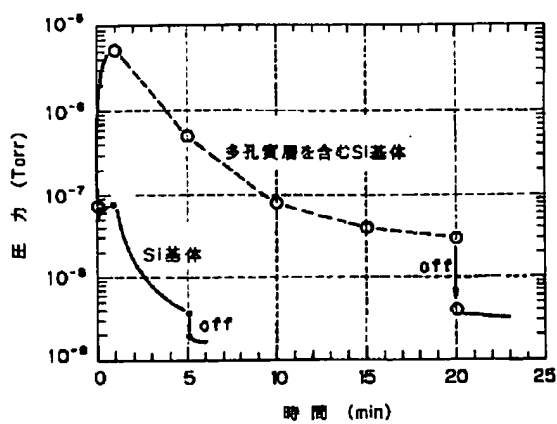
【符号の説明】

- 91 堆積容器
- 92 ターゲット
- 93 永久磁石
- 94 基体
- 95 基体支持具
- 96 高周波電源
- 97 マッチング回路
- 98, 99 直流電源
- 100, 101 ローパスフィルター
- 201 ロードロック室

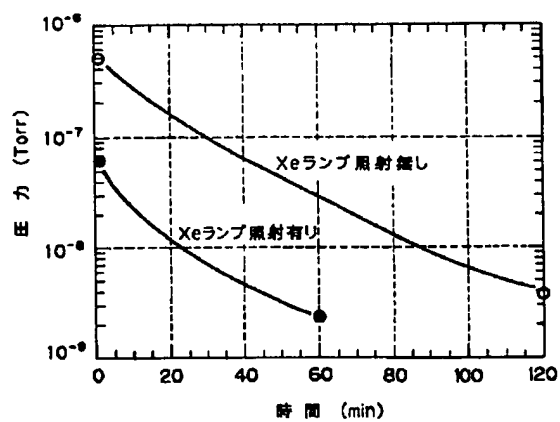
【図1】



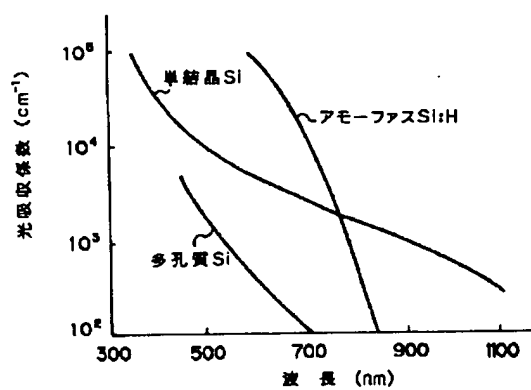
【図2】



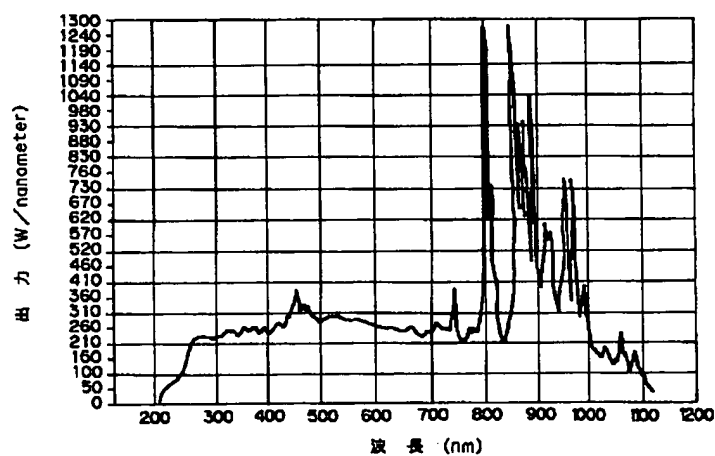
【図3】



【図4】



【図5】





フロントページの続き

(51)Int. Cl.<sup>5</sup>  
H 0 1 L 21/203  
21/205

識別記号 庁内整理番号  
M 8122-4M

F I

技術表示箇所